

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

SEUNG HWAN KIM, ET AL.

Application No.:

Filed:

For: METHOD AND APPARATUS FOR PROCESSING
ETHERNET DATA FRAME IN MEDIA ACCESS
CONTROL (MAC) SUBLAYER OF ETHERNET
PASSIVE OPTICAL NETWORK (PON)

Art Group:

Examiner:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

REQUEST FOR PRIORITY

Sir:

Applicant respectfully requests a convention priority for the above-captioned application, namely:

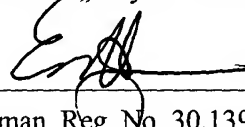
COUNTRY	APPLICATION NUMBER	DATE OF FILING
Korea	2002-74121	26 November 2002

☒ A certified copy of the document is being submitted herewith.

Respectfully submitted,

Blakely, Sokoloff, Taylor & Zafman LLP

Dated: 02/1/07


Eric S. Hyman, Reg. No. 30,139

12400 Wilshire Blvd., 7th Floor
Los Angeles, California 90025
Telephone: (310) 207-3800

KOREAN INTELLECTUAL PROPERTY OFFICE

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

Application Number:: Korean Patent Application 2002-0074121

Date of Application:: 26 November 2002

Applicant(s) : Electronics and Telecommunications Research Institute

24 December 2002

COMMISSIONER

[Bibliography]

[Document Name]	Patent Application
[Classification]	Patent
[Receiver]	Commissioner
[Reference No.]	0026
[Filing Date]	26 November 2002
[IPC]	H04L
[Title]	Method of Ethernet data frame processing in Ethernet-PON MAC sublayer, and apparatus thereof
[Applicant]	
[Name]	Electronics & Telecommunications Research Institute
[Applicant code]	3-1998-007763-8
[Attorney]	
[Name]	Youngpil Lee
[Attorney code]	9-1998-000334-6
[General Power of Attorney Registration No.]	2001-038378-6
[Attorney]	
[Name]	Haeyoung Lee
[Attorney code]	9-1999-000227-4
[General Power of Attorney Registration No.]	2001-038396-8
[Inventor]	
[Name]	KIM, Seung Hwan
[Resident Registration No.]	630529-1011911
[Zip Code]	305-761
[Address]	307-101 Expo Apt. Jeonmin-dong, Yusong-gu Daejeon-city, Rep. of Korea
[Nationality]	Republic of Korea
[Inventor]	
[Name]	YOO, Tae Whan
[Resident Registration No.]	580701-1036616
[Zip Code]	305-345
[Address]	106-1302 Hana Apt. Shinsung-dong, Yusong-gu, Daejeon-city Rep. of Korea
[Nationality]	Republic of Korea
[Inventor]	
[Name]	LEE, Hyeong Ho

1020020074121

Print Date: 2002/12/26

[Resident
Registration No.] 550403-1481019
[Zip Code] 305-333
[Address] 107-804 Hanbit Apt. 99 Eoeun-dong, Yusong-gu, Daejeon-city
Rep. of Korea
[Nationality] Republic of Korea

[Request for
Examination] Requested

[Purpose] We file as above according to Art. 42 of the Patent Law, request
the examination as above according to Art. 60 of the Patent Law.
Attorney Youngpil Lee
Attorney Haeyoung Lee

[Fee]
[Basic page] 20 Sheet(s) 29,000 won
[Additional page] 16 Sheet(S) 16,000 won
[Priority claiming fee] 0 Case(S) 0 won
[Examination fee] 11 Claim(s) 461,000 won
[Total] 506,000 won
[Reason for Reduction] Government Invented Research Institution
[Fee after Reduction] 253,000 won

[Transfer of Technology] Allowable
[Licensing] Allowable
[Technology Training] Allowable

[Enclosures]
1. Abstract and Specification (and Drawings) 1 copy

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0074121
Application Number PATENT-2002-0074121

출원년월일 : 2002년 11월 26일
Date of Application NOV 26, 2002

출원인 : 한국전자통신연구원
Applicant(s) Electronics and Telecommunications Research Institute



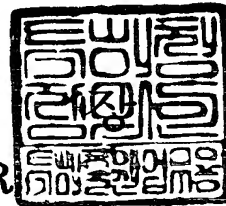
2002 년 12 월 24 일

특

허

청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0026
【제출일자】	2002.11.26
【국제특허분류】	H04L
【발명의 명칭】	이더넷 PON의 매체접근제어 계층에서의 이더넷 데이터 처리방법 및 장치
【발명의 영문명칭】	Method of Ethernet data frame processing in Ethernet-PON MAC sublayer, and apparatus thereof
【출원인】	
【명칭】	한국전자통신연구원
【출원인코드】	3-1998-007763-8
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2001-038378-6
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2001-038396-8
【발명자】	
【성명의 국문표기】	김승환
【성명의 영문표기】	KIM, Seung Hwan
【주민등록번호】	630529-1011911
【우편번호】	305-761
【주소】	대전광역시 유성구 전민동 엑스포아파트 307동 101호
【국적】	KR
【발명자】	
【성명의 국문표기】	유태환
【성명의 영문표기】	Y00, Tae Whan
【주민등록번호】	580701-1036616

【우편번호】	305-345
【주소】	대전광역시 유성구 신성동 하나아파트 106동 1302호
【국적】	KR
【발명자】	
【성명의 국문표기】	이형호
【성명의 영문표기】	LEE, Hyeong Ho
【주민등록번호】	550403-1481019
【우편번호】	305-333
【주소】	대전광역시 유성구 어은동 99 한빛아파트 107동 804호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 이영필 (인) 대리인 이해영 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	16 면 16,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	11 항 461,000 원
【합계】	506,000 원
【감면사유】	정부출연연구기관
【감면후 수수료】	253,000 원
【기술이전】	
【기술양도】	희망
【실시권 허여】	희망
【기술지도】	희망
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 고속의 광 가입자 망의 구성에 관한 것으로, 구체적으로는 이더넷 PON(Ethernet Passive Optical Network, Ethernet-PON)의 매체접근제어(Media Access Control, MAC) 부계층(sublayer)의 이더넷 데이터 처리방법 및 장치에 관한 것이다. 본 발명의 이더넷 PON 프로토콜 계층 처리장치는 물리계층 처리부로부터 전달된 이더넷 데이터 프레임의 프리앰블에 포함된 정보에 대한 CRC를 수행하고, 상기 프리앰블에서 LLID(Logical Link Identification) 정보를 추출하는 에뮬레이션 부계층 처리부; 상기 추출된 LLID 에 대응되는 복수의 LLID 인덱스에 대응되고, 하나의 MAC 어드레스를 가지며 제어관리를 수행하는 MAC 부계층 처리부; 상기 복수의 LLID 인덱스 정보를 가지고 있고, 상기 각각의 LLID 인덱스 별로 MAC 제어를 수행하는 MAC 제어 부계층 처리부; 이더넷 PON의 브리지 기능과 PON 태그 관리를 수행하는 PON 브리지 부계층 처리부; 및 상향 및 하향 이더넷 데이터 프레임 정합 및 FCS 검사, PAUSE 프레임 처리를 수행하는 Emulated-MAC 부계층 처리부를 구비하여 이더넷 프레임을 처리함으로써, 이더넷 PON 시스템에 맞는 인터페이스를 가지는 효과가 있다.

【대표도】

도 2

【명세서】**【발명의 명칭】**

이더넷 P O N의 매체접근제어 계층에서의 이더넷 데이터 처리방법 및 장치 {Method of Ethernet data frame processing in Ethernet-PON MAC sublayer, and apparatus thereof}

【도면의 간단한 설명】

도 1은 종래의 이더넷 PON 의 프로토콜 계층구조를 도시한 도면이다.

도 2는 본 발명의 이더넷 PON 의 프로토콜 계층구조를 도시한 도면이다.

도 3은 도 2의 MAC 부계층(240)의 상세 구성도이다.

도 4는 본 발명의 상향 및 하향 데이터 처리부의 구성도이다.

도 5는 어드레스 필터링부(470) 내에 존재하는 DA CAM의 구성도이다.

도 6a 내지 도 6e는 이더넷 PON의 MAC 부계층에서 전달되는 이더넷 프레임의 형태를 도시한 도면이다.

도 7은 이더넷 PON의 MAC 부계층에서 하향 데이터를 처리하는 흐름도이다.

도 8은 이더넷 PON의 MAC 부계층에서 상향 데이터를 처리하는 흐름도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <9> 본 발명은 고속의 광 가입자 망의 구성에 관한 것으로, 구체적으로는 이더넷 PON(Ethernet Passive Optical Network, Ethernet-PON)의 매체접근제어(Media Access Control, MAC) 부계층(sublayer)의 이더넷 데이터 처리방법 및 장치에 관한 것이다.
- <10> 수동형 광 통신망(Passive Optical Network, PON)은 액세스 노드(access node)와 광 종단 장치(Optical Line Termination, OLT)를 광 스플리터(optical splitter)를 이용하여 점대다중점(Point to Multipoint) 구조로 연결한 것으로, 액세스 노드와의 정보 교환을 수행하는 전송방식에 따라 ATM PON 및 이더넷 PON 으로 분류할 수 있다. 이더넷 프레임 전송 단위로 하는 이더넷 PON에서 에뮬레이션 부계층(Emulation Sublayer)은 MAC 부계층에서 물리계층의 원시신호를 이해하도록 매체상태신호를 조사한다. 여기서 에뮬레이션 부계층(Emulation Sublayer)을 RS(Reconciliation Sublayer)라고도 부른다. 이 에뮬레이션 부계층(Emulation Sublayer)과 MAC 부계층간에 상향 및 하향 이더넷 데이터 프레임 송수신하는 방법이 있다.
- <11> 이더넷 PON의 MAC 부계층에는 하향 데이터를 처리하는 송신부와 상향 데이터를 처리하는 수신부가 존재한다. 송신부는 MAC 제어 부계층(MAC control sublayer) 중 MPCP(Multi Point Control Protocol)에 의해서 전달되는 이더넷 프레임에 대해서만 FCS(Frame Check Sequence)를 생성한다. 그리고 이 MPCP가 수행되는 MPCP 기능부에서 전달된 이더넷 프레임을 PON 브리지(PON Bridge)로부터 전달되는 데이터와 동일 위상을 갖

도록 하여 출력한다. 즉 서로 다른 소스에서 전송되는 두 가지 형태의 이더넷 프레임을 동일한 위상을 갖도록 처리한다. 수신부는 125MHz의 속도로 처리된 8비트 데이터에 대해서 FCS를 처리하고 어드레스 필터링을 수행하며, 각종 프레임 정보를 수집하여 수집된 데이터를 관리 정보 레지스터에 보관하는 작업을 수행한다.

<12> 종래의 이더넷 프레임 처리과정은 범용적인 이더넷 프레임을 처리하는 과정이기 때문에, 본 발명의 이더넷 PON에 사용되는 LLID(Logical Link Identification)를 포함하는 특정한 프레임을 처리할 수 없다. 그리고, 종래의 이더넷 프레임 처리방법을 이더넷 PON 방식의 전송장비에 적용하기에는 적합하지 않다.

<13> 그리고, 여러개의 MAC 부계층과 MAC 제어 부계층이 복수의 LLID 개수만큼 존재하는 계층구조가 필요하므로, 이러한 종래의 계층구조는 본 발명에서의 단순화시킨 계층구조에 비하여, 필요한 LLID가 최소 16개에서 최대 128개 이상까지 늘어나는 경우를 고려해 볼 때 여러가지 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<14> 본 발명이 이루고자 하는 기술적 과제는, LLID 인덱스를 이용하여 상향 및 하향에서 송수신되는 이더넷 데이터 프레임의 송수신 상태를 관리하고, 한 개의 MAC 어드레스를 가진 MAC 부계층을 이용하여 다수의 LLID를 지원함으로써, 보다 단순하면서도 완전한 MAC 부계층 구조를 제공하는데 있다.

<15> 이를 위해, 이더넷 PON 형태의 액세스 망 구조에서 이더넷 프레임을 처리하는데 있어 FCS 값을 효율적으로 생성하고, 어드레스 필터링을 수행하며, 이더넷 프레임을 분석

하여 분석한 프레임이 상향 및 하향 중 어느 방향으로 전송되어야 하는가를 미리 결정함으로써 데이터 처리를 용이하게 한다.

【발명의 구성 및 작용】

- <16> 상기의 과제를 이루기 위하여 본 발명에 의한 이더넷 PON 프로토콜 계층 처리장치는, 물리계층 처리부로부터 전달된 이더넷 데이터 프레임의 프리앰블에 포함된 정보에 대한 CRC를 수행하고, 상기 프리앰블에서 LLID(Logical Link Identification) 정보를 추출하는 에물레이션 부계층 처리부; 상기 추출된 LLID 에 대응되는 복수의 LLID 인덱스에 대응되고, 하나의 MAC 어드레스를 가지며 제어관리를 수행하는 MAC 부계층 처리부; 상기 복수의 LLID 인덱스 정보를 가지고 있고, 상기 각각의 LLID 인덱스 별로 MAC 제어를 수행하는 MAC 제어 부계층 처리부; 이더넷 PON의 브리지 기능과 PON 태그 관리를 수행하는 PON 브리지 부계층 처리부; 및 상향 및 하향 이더넷 데이터 프레임 정합 및 FCS 검사, PAUSE 프레임 처리를 수행하는 Emulated-MAC 부계층 처리부를 구비한다.
- <17> 상기의 과제를 이루기 위하여 본 발명에 의한 에물레이션 부계층과 MAC 부계층간에 이더넷 데이터를 송수신하는 방법은, 이더넷 데이터 프레임 선두의 8 바이트의 프리앰블 데이터 자리에 기록되는 LLID를 포함한 이더넷 데이터 프레임을 생성하는 단계; 상기 8 바이트의 프리앰블 영역을 구분하는 인에이블 신호를 생성하는 단계; 및 상기 인에이블 신호를 이용하여 상기 LLID 정보를 별도로 추출한 뒤, 이 추출된 LLID 정보를 상기 에물레이션 부계층에서 사용되는 인터페이스와 동일한 형태로 만들어 MAC 제어 부계층으로 전달하는 단계를 구비한다.
- <18> 상기의 과제를 이루기 위하여 본 발명에 의한 이더넷 PON의 MAC 부계층에서의 하향 데이터를 처리하는 방법은, 이더넷 프레임을 입력받는 단계; 상기 입력받

은 이더넷 프레임이 MPCP 기능부로부터 전달된 데이터인지 판단하는 단계; 상기 판단결과 MPCP 기능부로부터 전달된 데이터인 경우에는, CRC 를 수행하여 FCS 값을 덧붙이고 IFG를 삽입하며 LLID 정보를 추출하고, PON 브리지 부계층으로부터 전달된 데이터인 경우에는 상기 CRC 를 수행하지 않고 IFG 삽입 및 LLID 정보추출만을 수행하는 단계; 및 상기 판단결과 MPCP 기능부로부터 전달된 데이터인 경우에는, FCS 값을 신규로 생성하여 하향 데이터 프레임에 포함하고, 프리앰블 구간에 상기 LLID 값을 포함하여 출력하는 단계를 구비한다.

<19> 상기의 과제를 이루기 위하여 본 발명에 의한 이더넷 PON의 MAC 부계층에서 상향 데이터를 처리하는 방법은, 이더넷 프레임을 입력받는 단계; 상기 입력된 이더넷 프레임의 FCS 오류 검사를 수행하는 단계; 상기 FCS 오류 검사 수행결과 오류가 있으면, 모든 후처리 과정을 무시하고 현재의 이더넷 프레임은 폐기하고 LLID에 대응되는 레지스터에 현재의 이더넷 프레임을 폐기했다는 정보를 저장하고, 오류가 없으면, 상기 이더넷 프레임에서 DA 필드를 추출하여 추출된 DA가 자신의 어드레스인지 판단하는 단계; 상기 단계의 판단결과 자신의 어드레스이면, 상기 이더넷 프레임에서 FCS 값을 제외하고 LLID가 포함되어 있는 이더넷 프레임을 MPCP 기능부로 출력하고, 자신의 어드레스가 아니면 링크에 특정된 어드레스(link specific address)인지 판단하는 단계; 상기 단계의 판단결과 링크에 특정된 어드레스이면, 상기 이더넷 프레임에서 FCS 값을 제외하고 LLID가 포함되어 있는 이더넷 프레임을 MPCP 기능부로 출력하고, 그렇지 않으면 브로드캐스팅 어드레스인지 판단하는 단계; 상기 단계의 판단결과 브로드캐스팅 어드레스이면 상기 이더넷 프레임에서 FCS

값과 LLID를 모두 포함하여 MPCP 기능부와 PON 브리지로 동시에 출력하고, 그렇지 않으면 FCS 값과 LLID 값을 포함하여 상기 이더넷 프레임을 PON 브리지로 출력하는 단계를 구비한다.

<20> 상기한 과제를 이루기 위하여 본 발명에서는, 상기 방법을 컴퓨터에서 실행시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체를 제공한다.

<21> 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 일실시예를 상세히 설명한다.

<22> 도 1은 종래의 이더넷 PON 의 프로토콜 계층구조를 도시한 도면이다.

<23> 광 종단 장치(OLT)나 광 가입자 장치(Optical Network Unit, ONU)는 서로 동일한 프로토콜 계층구조를 가지고 있다. 즉, PCS(Physical Coding Sublayer), PMA(Physical Medium Attachment) 및 PMD(Physical Medium Dependent)를 처리하는 물리계층인 PCS+PMA+PMD 부계층(170), 기가비트 미디어 독립 인터페이스(Gigabit Media Independent Interface, GMII) 부계층(160), 에뮬레이션 부계층(Emulation Layer)(150), 복수의 MAC 부계층(140), 복수의 MAC 제어 부계층(130), PON 브리지(PON Bridge) 부계층(120) 및 Emulated MAC 부계층(110)으로 구성되어 있다.

<24> Emulated-MAC(110) 부계층은 상향 및 하향 이더넷 프레임 정합 및 FCS 검사, PAUSE 프레임 처리 등을 수행하며, PON 브리지 부계층(120)은 이더넷 PON의 기본적인 브리지 기능과 PON 태그(tag) 관리를 수행한다. OLT에서의 MAC 제어 부계층(130)은 대역할당 및 스케줄링과 기타 MAC 제어에 관련된 작업을 수행한다. 현재 IEEE 802.3ah 에서는 이더넷 MAC 프레임 전송 규약을 만족시키면서 PON 전송

방식을 제어하기 위한 프로토콜로 MPCP(Multi Point Control Protocol)를 권고하고 있다. 따라서 이 MAC 제어 부계층(150)을 MPCP 기능부라고 부르기도 한다.

<25> MAC 부계층(140)은 하향으로는 MAC 제어 부계층(130)에서 전송된 이더넷 프레임 수신하여 MPCP용 제어 프레임의 FCS 생성, IFP(Inter Frame Gap) 삽입 및 하향 프레임에 대한 MIB(Management Information Base) 카운터 관리 등을 수행하고, 상향으로는 FCS 검사, 어드레스 필터링 및 상향 프레임에 대한 MIB 카운터 관리를 수행한다. 도 1을 참조하면, 종래의 이더넷 PON 시스템 계층구조에서는 MAC 부계층(140)과 MAC 제어 부계층(130)이 LLID 별로 나누어져 복수로 구성되어 있음을 알 수 있다.

<26> 에멀레이션 부계층(150)은 물리계층에서 전송된 데이터 프레임에 대해 프리앰블에 포함된 정보에 대한 CRC(Cyclic Redundancy Check)를 수행하고, LLID 정보를 추출하여 상위계층에서 LLID별 MAC 부계층(140)에서 데이터 프레임의 처리를 할 수 있도록 지원한다. ONU에서의 에멀레이션 부계층은 수신한 데이터 프레임의 LLID가 자신의 LLID와 동일한 경우에만 필터링을 수행하여 상위계층으로 전달한다.

<27> 기가비트 미디어 독립 인터페이스(GMII)(160)는 1기가 비트 및 그 이하의 속도로 이더넷 프레임을 처리할 수 있는 인터페이스 기능이다. 그리고, PCS+PMA+PMD 부계층(170)은 물리계층으로 이더넷 PON에 적합한 광 모듈 및 광 모듈 장비와의 인터페이스를 제공한다.

<28> 도 2는 본 발명의 이더넷 PON 의 프로토콜 계층구조를 도시한 도면이다.

<29> PON-MAC 제어 부계층(250)의 기능은 도 1의 MAC 제어 부계층(150)과 동일하

나, 다수의 LLID 인덱스를 갖고 있다. MAC 부계층(240)도 도 1의 MAC 부계층(140)과 동일한 기능을 수행한다. 다만, 하나의 MAC 어드레스를 갖는 MAC 부계층 구조를 갖고 있으며 다수의 LLID 인덱스를 이용하여 데이터 프레임을 처리한다. 따라서, 실질적으로 도 1의 LLID별 다수의 MAC 부계층(140)과 MAC 제어 부계층(130)이 존재하는 구조와 동일한 기능을 수행한다. 나머지 기능 부계층들은 도 1을 참조하여 설명한 부계층과 동일한 기능을 수행한다.

<30> 도 3은 도 2의 MAC 부계층(240)의 상세 구성도이다.

<31> MAC 송신부(310)는 PON-MAC 제어 부계층(250)에서 전달된 이더넷 프레임 중에서 MPCP 기능부에서 전달된 데이터에 대해서는 32비트의 FCS를 계산하여, 수신된 이더넷 프레임에 붙여주고, PON 브리지(160)에서 전달된 데이터인 경우에는 FCS가 포함된 상태로 하위 계층으로 전달하며, LLID를 추출하여 각 LLID별로 MIB 카운터를 지정하여 관리한다.

<32> MAC 제어부(320)는 MAC 부계층(240)에 관련된 각종 레지스터를 관리하고 CPU 인터페이스 기능을 제공하며, MAC 수신부(330)는 상향으로 전달되는 이더넷 프레임에 대한 FCS 오류 확인과 어드레스 필터링을 수행하고, 수신된 이더넷 프레임의 내용을 확인하여 그 이더넷 데이터 프레임이 MPCP 기능부로 올라가는 프레임인지, PON 브리지로 올라가는 프레임인지를 확인한다.

<33> 도 4는 본 발명의 상향 및 하향 데이터 처리부의 구성도이다.

<34> 즉, 도 4에서 점선으로 표시한 부분(400)은 도 3에서의 MAC 송신부(310), MAC 제어부(320) 및 MAC 수신부(330)를 합친 부분(300)에 해당된다.

<35> FCS 생성부(410)는 상위 계층(MAC 제어계층)으로부터 수신된 이더넷 프레임이 상위 MPCP 기능부에서 전송된 데이터인 경우에 32비트의 FCS 값을 생성한다. 즉, 수신된 이더넷 프레임의 DA(Destination Address) 필드에서 마지막 FCS 필드까지 CRC를 계산하는데, 이 때 사용되는 다항식은 다음 수학적 식 1과 같다.

<36> **【수학적 식 1】**
$$X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$$

<37> 이 때 다항식 생성과정에서는 데이터의 첫번째 바이트를 처리하기 전에 CRC 쉬프트 레지스터(CRC shift register)의 값을 모두 1로 초기화하여 주어야 한다. FCS 값은 CRC 계산된 후 나온 결과이며, 이렇게 생성된 FCS 값을 입력된 데이터의 마지막까지 처리한 후 맨 마지막 부분에 붙여서 출력한다.

<38> 하향 데이터 처리부(420)는 상위 계층인 MPCP 기능부로부터의 데이터와 PON 브리지 부계층에서의 데이터를 구분하여 처리한다. MPCP에서 전송되는 데이터는 FCS 생성부를 통하여 32바이트에 대한 데이터를 추가하는 동시에, 데이터 인에이블(enable) 구간도 FCS 구간만큼 늘려 주어야 한다. 여기서 데이터 인에이블 신호는 입출력되고 있는 데이터 구간을 알려주는 신호로 'high' 인 경우에만 정당한 데이터로 인식하는 신호이다.

<39> PON 브리지에서 전송된 이더넷 프레임은 이전 프레임과 동일한 데이터와 인에이블 구간에 대하여, FCS 처리된 데이터와 동일한 내부 지연을 갖도록 리타이밍이 수행되어, 상위 MPCP 기능부에서 타이밍 관리시 문제가 없도록 되어야 한다. 그리고 이와 함께, 모든 데이터에 대하여 프리앰블 구간에 포함된 LLID값을 추출하고, 추출된 LLID 값을 이용하여 송신 MIB 카운터(440)에 LLID 별로 송신 상태에 대한 정보를 저장한다.

- <40> 하향 데이터 정합 처리부(430)는, 이전 단계, 즉 하향 데이터 처리부(420)까지 오기 직전 단계에서 처리된 32비트 데이터 값을 에물레이션 부계층과 접합하기 위해 8비트 데이터 형태로 변환한다. 이렇게 8비트로 변환하는 것은 에물레이션 부계층은 8비트로 데이터를 처리하기 때문이다.
- <41> FCS 오류 검사부(450)는 하위 계층에서 수신된 이더넷 프레임의 수신과정에서 데이터가 손상되었을 경우 이를 감지하는 기능을 수행한다. 수신된 이더넷 프레임의 DA 필드에서 마지막 FCS 필드까지 CRC에 사용되는 다항식은 FCS 생성부(410)에서 사용된 수학적식 1과 동일하다. 전송된 FCS 를 확인하는 과정에서도 데이터의 첫번째 바이트를 처리하기 전에 CRC 쉬프트 레지스터의 값을 모두 1로 초기화하고, 데이터와 FCS 모두에 대해 CRC 계산을 수행하였을 때, 오류가 없었다면 나머지 값이 'C704DD7B' 가 된다. 이 경우, 프레임의 손실없이 수신되었다고 판단한다. 만약, FCS 오류가 있는 경우에는 수신 FIFO에 저장된 내용을 무조건 폐기하고, 추출된 LLID에 해당하는 MIB 카운터에 폐기된 상태정보를 저장한다.
- <42> 상향 데이터 정합 처리부(460)는 8비트로 수신되어 FCS 오류 검사부(450)를 통과한 데이터를, 시스템 클럭에 정합된 32비트로 변환한다. 변환하는 이유는 수신된 데이터가 8비트인 경우에는 1기가 비트 이더넷 PON 시스템에서는 125MHz의 속도로 데이터를 처리하여야 하지만, 32비트로 변환하여 처리하면 31.25MHz의 비교적 저속으로 처리할 수 있기 때문이다.
- <43> 어드레스 필터링부(470)는 수신된 프레임의 DA 필드의 값을 읽어, DA 필드에 어떤 어드레스 값이 들어가 있는지를 확인하고, 확인한 결과를 이용하여 수신부는 올바른 어드레스의 프레임만을 입력받는다. 여기서 올바른 어드레스는 자신의 어드레스뿐만 아니

라 기타 관리하고 있는 모든 어드레스를 의미한다. 일반적으로 브로드캐스팅(broadcasting) 어드레스, 자신의 스테이션의 Exact 어드레스(자신의 어드레스) 및 복수개의 자신의 스테이션에 등록되어 있는 링크에 특정된(link-specific) 어드레스들은 CAM(Content Addressable Memory)을 사용하여, 수신된 프레임의 DA 필드를 검사되는데, 이러한 CAM 에 저장된 어드레스 값들은 개별적으로 인에이블(enable) 또는 디스에이블(disable)된다.

<44> 이때 DA 필드가 브로드캐스팅 어드레스인 경우에는 현재의 이더넷 프레임이 MPCP 기능부와 PON 브리지로 모두 전달되는 것으로 판단하여 데이터와 데이터 인에이블을 포함한 인터페이스 신호들을 상위 계층으로 전달하고, Exact 어드레스인 경우 및 자신의 스테이션에 등록된 CAM 내의 어드레스인 경우에는 현재의 이더넷 프레임이 MPCP 기능부로 전송되는 프레임이라는 신호를 별도로 생성하여 MPCP 기능부로 전달한다.

<45> 수신된 DA 필드가 브로드캐스팅 어드레스도 아니고 Exact 어드레스도 아닌 나머지 경우는 모두 PON 브리지로 가는 프레임이라는 신호를 생성하여 PON 브리지로 보낸다. 원래는 MAC 제어 부계층(MPCP 기능부)으로 전달하나, MPCP 기능부에서는 바로 해당 데이터가 PON 브리지로 가는 것으로 판단하므로 PON 브리지로 보낸다고 표현할 수 있다. 그리고, 이더넷 PON 시스템에서는 PON 브리지 기능이 상위 계층에 존재하기 때문에, 수신된 DA 필드가 비교 대상에 없는 어드레스인 경우라도 FCS 오류 검사에만 문제가 없다면 무조건 상위 계층으로 전달한다.

<46> 상향 데이터 처리부(480)는 FCS 오류가 수신된 경우에, RX FIFO부(490)에 입력되고 있는 데이터를, LLID 정보가 확인된 경우에, LLID별 수신 MIB 카운터(495)에 폐기 정보를 남긴 후에 삭제하고, 어드레스 필터링의 결과에 따라 이더넷 프레임의 방향성을 결정

하는 신호를 상위 계층(MAC 제어 부계층)으로 전달함으로써, 상위 계층에서의 데이터 처리를 용이하게 한다. 수신 MIB 카운터(495)는 수신된 이더넷 프레임에 관련하여 여러가지 관리 정보들을 보관하여 CPU에서 필요시 관리할 수 있도록 구성된다. 이때 RX FIFO부(490)에 저장되었다가, 상위계층으로 전송되는 이더넷 프레임은 프레임의 크기에 상관없이 일정한 처리 지연시간을 갖도록 처리되어, 상위 MPCP 기능부에서의 타이밍 관리에 문제가 없도록 하여야 한다.

<47> 도 5는 어드레스 필터링부(470) 내에 존재하는 DA CAM의 구성도이다.

<48> CAM은 저장된 각 번지의 내용과 입력 내용을 비교하여 하나라도 일치하는 경우, 그 일치된 내용을 출력하는 메모리로, 출력되는 값은 메모리의 내용이 아니라 일치된 것이 있는지 없는지의 여부이다. 이때 N개의 저장장소를 갖는 CAM에는 자신이 저장되어 있는 영역의 MAC 부계층에서 관리하고 있는 Link Specific 한 MAC 어드레스가 미리 정해져서 입력된다. 즉, 입력된 DA 필드의 어드레스가 CAM 내의 어드레스와 하나라도 일치하는 경우 MAC 부계층은 MPCP 기능부로 현재의 프레임을 상위 계층으로 전달하는 역할을 한다

<49> 도 6a 내지 도 6e는 이더넷 PON의 MAC 부계층에서 전달되는 이더넷 프레임의 형태를 도시한 도면이다.

<50> MAC 부계층과 인터페이스 되는 에플레이션 부계층과의 인터페이스는 도 6a에 도시된 바와 같이 이더넷 프레임 앞의 8 바이트의 프리앰블 데이터 자리에 LLID를 포함하고, 8 바이트의 프리앰블 영역을 구분하기 위하여 인에이블(enable) 신호를 함께 정의한다. 이렇게 전송된 데이터에 대하여 MAC 부계층은, MIB 카운터를 관리하기 위해 LLID 정보를 별도로 추출한 뒤, 이 추출된 LLID 정보를 에플레이션 부계층에서의 인터페이스와 동일한 형태로 만들어 상위계층으로 전달한다.

- <51> 이때 도 6b와 같이 MPCP 기능부로 전달되는 데이터의 경우에는 FCS를 제외한 데이터를 상위계층으로 전달하고, PON 브리지로 향하는 데이터의 경우에는 FCS 검사만 수행한 후 오류가 없는 경우, 도 6c와 같이 FCS를 포함하여 그대로 상위계층으로 전달한다. 도 6d와 도 6e에서는 MAC 부계층과 MAC 제어 부계층간에 접속되는 이더넷 프레임 구성도가 도시되어 있는데, 하향 데이터가 MPCP 기능부에서 전달되는 데이터인 경우에는 도 6d에서 도시된 바와 같은 형태로 전달되고, 하향 데이터가 PON 브리지로부터 전달되는 데이터인 경우에는 도 6e에서 도시된 바와 같은 형태로 전달된다.
- <52> 도 7은 이더넷 PON의 MAC 부계층에서의 하향 데이터를 처리하는 흐름도이다.
- <53> 우선 이더넷 프레임을 입력받는다(S710). 그리고 이 이더넷 프레임이 MPCP 기능부로부터 전송된 데이터인지 판단한다(S720). 즉, 상위 계층인 MPCP 기능부로부터의 데이터와 PON 브리지 부계층으로부터 데이터를 구분하여 처리한다.
- <54> 만일 MPCP 기능부에서 전송되는 데이터인 경우에는 FCS 생성부에서 CRC를 수행하여 FCS 값을 추가하여 출력한다(S730). 그렇지 않고, PON 브리지로부터 전송된 이더넷 프레임인 경우에는 CRC 처리과정 없이 다음 단계로 진행된다. 그리고 난 후에 모든 데이터에 대하여 미리 결정된 IFG(Inter Frame Gap) 값을 가지고 있는 레지스터 값을 고려하여, 레지스터 값만큼 IFG를 삽입한 뒤, 프리앰블 구간에 포함된 LLID 값을 추출한다(S740a, S740b).
- <55> 그리고, MPCP 기능부로부터의 데이터인 경우에는 FCS 값을 새로 생성하여, 하향 데이터 프레임에 포함하여 출력한다. 이때 프리앰블 구간에 LLID 값을 포함하여 출력한다(S750a). 만일 MPCP 기능부로부터의 데이터가 아닌 경우에는, FCS 값은 최초에 입력된 값을 그대로 유지하고 입출력간에 발생한 지연시간은 MPCP 기능부에서 처리된 프레임과

동일하게 만든다. 이 경우에도 프리앰블 구간에 LLID 값을 포함하여 출력한다(S750b).

그리고 나서 이렇게 만들어진 이더넷 프레임을 출력한다(S760).

<56> 도 8은 이더넷 PON의 MAC 부계층에서 상향 데이터를 처리하는 흐름도이다.

<57> 이더넷 프레임이 입력되면(S810), 입력된 데이터는 RX FIFO와 FCS 오류 검사부로 전달되어 FCS 오류검사를 수행한다(S820). FCS 오류 검사결과 만일 오류가 있는 경우에는 모든 후처리 과정을 무시하고 현재의 프레임은 폐기하고, LLID 정보가 상향 데이터 처리부에서 추출된 경우에는 LLID에 대응되는 레지스터에 폐기했다는 정보를 저장한다(S860d).

<58> FCS 오류가 없는 경우에는, DA 필드가 Exact 어드레스(자신의 어드레스)인지 판단하고(S830), 판단 결과 Exact 어드레스이면 FIFO에 저장되어 있는 이더넷 데이터 프레임을 MPCP 기능부로 출력하는데, FCS값을 제외시키고 LLID 값이 포함된 이더넷 데이터 프레임을 출력한다.(S860a). 만일 Exact 어드레스가 아니면 자체 CAM 에 등록된 link-specific 어드레스인지 판단한다(S840). link specific 어드레스이면 상술한 S860a 단계를 수행하고, 그렇지 않으면 DA 값이 브로드캐스팅 어드레스인지 판단한다(S850).

<59> 만일 브로드캐스팅 어드레스이면, FIFO에 있는 이더넷 데이터 프레임을 MPCP 기능부와 PON 브리지 부계층으로 동시에 출력하는데, 이 경우에는 FCS 값과 LLID 값을 모두 포함하여 출력한다(S860b). 만일 브로드캐스팅 어드레스가 아니면, FIFO에 있는 이더넷 데이터 프레임을 PON 브리지 부계층으로 출력하는데, 이 경우에도 FCS 값과 LLID 값을 모두 포함하여 출력한다(S860c). 이렇게 만들어진 이더넷 데이터 프레임을 출력한다(S870).

<60> 이더넷 PON에서는 각 ONU별 RTT(Round Trip Time)을 측정하기 위하여 수신부에서의 처리지연이 일정하도록 하여야 하며, CRC 검사결과에 오류가 있는 경우 프레임을 상위 계층으로 전달하지 않도록 하면서 프레임의 처리지연이 프레임의 길이와 상관없이 일정하도록 한다.

<61> 본 발명은 또한 컴퓨터로 읽을 수 있는 기록매체에 컴퓨터가 읽을 수 있는 코드로서 구현하는 것이 가능하다. 컴퓨터가 읽을 수 있는 기록매체는 컴퓨터 시스템에 의하여 읽혀질 수 있는 데이터가 저장되는 모든 종류의 기록장치를 포함한다. 컴퓨터가 읽을 수 있는 기록매체의 예로는 ROM, RAM, CD-ROM, 자기 테이프, 플로피디스크, 광 데이터 저장장치 등이 있으며, 또한 캐리어 웨이브(예를 들어 인터넷을 통한 전송)의 형태로 구현되는 것도 포함한다. 또한 컴퓨터가 읽을 수 있는 기록매체는 네트워크로 연결된 컴퓨터 시스템에 분산되어, 분산방식으로 컴퓨터가 읽을 수 있는 코드가 저장되고 실행될 수 있다.

<62> 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

【발명의 효과】

<63> 상술한 바와 같이 본 발명은, 다수의 LLID 인덱스를 이용하여 하나의 MAC 어드레스를 갖는 MAC 부계층으로 다수의 LLID별 MAC 부계층을 구현함으로써, MPCP 기능부 및 PON 브리지 부계층과의 인터페이스를 이더넷 PON 시스템에 맞게 운용함으로써 이더넷 프레임을 보다 용이하게 처리하는 효과가 있다.

【특허청구범위】**【청구항 1】**

물리계층 처리부로부터 전달된 이더넷 데이터 프레임의 프리앰블에 포함된 정보에 대한 CRC를 수행하고, 상기 프리앰블에서 LLID(Logical Link Identification) 정보를 추출하는 에뮬레이션 부계층 처리부;

상기 추출된 LLID 에 대응되는 복수의 LLID 인덱스에 대응되고, 하나의 MAC 어드레스를 가지며 제어관리를 수행하는 MAC 부계층 처리부;

상기 복수의 LLID 인덱스 정보를 가지고 있고, 상기 각각의 LLID 인덱스 별로 MAC 제어를 수행하는 MAC 제어 부계층 처리부;

이더넷 PON의 브리지 기능과 PON 태그 관리를 수행하는 PON 브리지 부계층 처리부 ; 및

상향 및 하향 이더넷 데이터 프레임 정합 및 FCS 검사, PAUSE 프레임 처리를 수행하는 Emulated-MAC 부계층 처리부를 포함하는 것을 특징으로 하는 이더넷 PON 프로토콜 계층 처리장치.

【청구항 2】

제1항에 있어서, 상기 MAC 부계층 처리부는

상기 MAC 제어 부계층 처리부에서 전달된 이더넷 데이터 프레임 중에서 MPCP(Multi Point Control Protocol)가 수행되는 기능부에서 전달된 데이터에 대해서는 32비트의 FCS(Frame Check Sequence)를 계산하여, 계산된 FCS를 상기 이더넷 데이터 프

레이스에 붙이고, 상기 PON 브리지 부계층 처리부에서 전달된 데이터인 경우에는 상기 FCS가 포함된 상태 그대로 상기 에물레이션 부계층 처리부로 전달하는 MAC 송신부;

상기 MAC 부계층 처리부에 관련된 각종 레지스터를 관리하고 CPU 인터페이스 기능을 제공하는 MAC 제어부; 및

상기 MAC 제어 부계층 처리부로 전달되는 이더넷 데이터 프레임에 대한 FCS 오류 확인과 어드레스 필터링을 수행하고, 수신된 이더넷 데이터 프레임의 내용을 확인하여 그 이더넷 데이터 프레임이 상기 MPCP 기능부로 올라가는 프레임인지, 상기 PON 브리지 부계층 처리부로 올라가는 프레임인지를 확인하는 MAC 수신부를 포함하는 것을 특징으로 하는 이더넷 PON 프로토콜 계층 처리장치.

【청구항 3】

제1항에 있어서, 상기 MAC 부계층 처리부는

상기 MAC 제어 부계층 처리부로부터 수신된 이더넷 데이터 프레임이 MPCP 기능부에서 전송된 데이터인지 상기 PON 브리지 부계층 처리부에서 전송된 데이터인지 판단하여 상기 MPCP 기능부에서 전송된 데이터인 경우에는 FCS 값을 생성하고, IFG를 삽입하여 출력하는 FCS 생성부;

상기 이더넷 데이터 프레임에서 LLID 정보를 추출하고, 추출된 LLID 값을 이용하여 송신 MIB 카운터에 상기 LLID 별로 송신 상태에 대한 정보를 저장하며 출력하는 하향 데이터 처리부;

· 상기 하향 데이터 처리부에서 전달된 32비트 이더넷 프레임 데이터 값을 상기 에 물레이션 부계층과 접합하기 위해 8비트 데이터 형태로 변환하는 하향 데이터 정합 처리부;

하위 계층에서 수신된 이더넷 데이터 프레임의 수신과정에서 데이터가 손상되었는가를 감지하는 FCS 오류 검사부;

8 비트로 수신되어 상기 FCS 오류 검사부를 통과한 데이터를, 시스템 클럭에 정합된 32비트로 변환하는 상향 데이터 정합 처리부;

수신된 이더넷 데이터 프레임의 DA(Destination Address) 필드의 값을 읽어, DA 필드에 어떤 어드레스 값이 들어가 있는지를 확인하는 어드레스 필터링부;

상기 어드레스 필터링부의 확인 결과에 따라 이더넷 데이터 프레임이 전달되는 방향을 결정하는 신호를 상기 MAC 제어 부계층 처리부로 전달하는 상향 데이터 처리부; 및

상향 데이터에 대하여 LLID 정보를 추출하고, 이에 대한 카운터를 구비하여 한개의 MAC 부계층 처리 단계를 이용하여 복수의 MAC 주소에 대한 수신관리를 수행하는 수단을 포함하는 것을 특징으로 하는 이더넷 PON 프로토콜 계층 처리장치.

【청구항 4】

제3항에 있어서, 상기 FCS 오류 검사부는

만약, FCS 오류가 있는 경우에는 수신 버퍼에 저장된 내용을 무조건 폐기하고, 추출된 LLID 정보에 대응하는 카운터에, 수신 버퍼에 저장된 내용을 폐기하였다는 정보를 저장하는 것을 특징으로 하는 이더넷 PON 프로토콜 계층 처리장치.

【청구항 5】

제3항에 있어서, 상기 어드레스 필터링부는

복수개의 저장장소를 갖는 CAM(Content Addressable Memory)을 구비하고, MAC 어드레스가 미리 정해져 저장되며, 입력된 상기 DA 필드의 어드레스가 상기 CAM 내의 어드레스와 하나라도 일치하는 경우 그 일치된 내용을 출력하는 것을 특징으로 하는 이더넷 PON 프로토콜 계층 처리장치.

【청구항 6】

에플레이션 부계층과 MAC 부계층간에 이더넷 데이터 프레임을 송수신하는 방법에 있어서,

(a) 이더넷 데이터 프레임 선두의 8 바이트의 프리앰블 데이터 자리에 기록되는 LLID를 포함한 이더넷 데이터 프레임을 생성하는 단계;

(b) 상기 8 바이트의 프리앰블 영역을 구분하는 인에이블 신호를 생성하는 단계;
및

(c) 상기 인에이블 신호를 이용하여 상기 LLID 정보를 별도로 추출한 뒤, 이 추출된 LLID 정보를 상기 에플레이션 부계층에서 사용되는 인터페이스와 동일한 형태로 만들어 MAC 제어 부계층으로 전달하는 단계를 포함하는 것을 특징으로 하는 에플레이션 부계층과 MAC 부계층간에 이더넷 데이터를 송수신하는 방법.

【청구항 7】

제6항에 있어서, 상기 (c) 단계는

MPCP 기능부로 전달될 데이터인 경우에는 상기 FCS를 제외한 데이터를 전달하고, PON 브리지로 전달되는 데이터의 경우에는 FCS 검사만 수행한 후 오류가 없는 경우, FCS를 포함하여 그대로 PON 브리지로 전달하는 것을 특징으로 하는 에플레이션 부계층과 MAC 부계층간에 이더넷 데이터를 송수신하는 방법.

【청구항 8】

제6항에 있어서, 상기 (c) 단계는

하향 데이터가 MPCP 기능부에서 전달된 데이터인 경우에는 상기 FCS를 제외한 데이터를 전달하고, 하향 데이터가 PON 브리지에서 전달된 데이터인 경우에는 FCS 검사만 수행한 후 오류가 없는 경우, FCS를 포함하여 그대로 전달하는 것을 특징으로 하는 에플레이션 부계층과 MAC 부계층간에 이더넷 데이터를 송수신하는 방법.

【청구항 9】

(a) 이더넷 프레임 입력받는 단계;

(b) 상기 입력받은 이더넷 프레임이 MPCP 기능부로부터 전달된 데이터인지 판단하는 단계;

(c) 상기 판단결과 MPCP 기능부로부터 전달된 데이터인 경우에는, CRC 를 수행하여 FCS 값을 덧붙이고 IFG를 삽입하며 LLID 정보를 추출하고, PON 브리지 부계층으로부터 전달된 데이터인 경우에는 상기 CRC 를 수행하지 않고 IFG 삽입 및 LLID 정보추출만을 수행하는 단계; 및

(d) 상기 판단결과 MPCP 기능부로부터 전달된 데이터인 경우에는, FCS 값을 신규로 생성하여 하향 데이터 프레임에 포함하고, 프리앰블 구간에 상기 LLID 값을 포함하여 출

력하는 단계를 포함하는 것을 특징으로 하는 이더넷 PON의 MAC 부계층에서의 하향 데이터를 처리하는 방법.

【청구항 10】

제9항에 있어서, 상기 (d) 단계는

상기 판단결과 만일 MPCP 기능부로부터 전달된 데이터가 아닌 경우에는, FCS 값은 최초에 입력된 값을 그대로 유지하고 입출력간에 발생한 지연시간은 MPCP 기능부에서 처리된 프레임과 동일하게 만들며, 프리앰블 구간에 상기 LLID 값을 포함하여 출력하는 것을 특징으로 하는 이더넷 PON의 MAC 부계층에서의 하향 데이터를 처리하는 방법.

【청구항 11】

(a) 이더넷 프레임을 입력받는 단계;

(b) 상기 입력된 이더넷 프레임의 FCS 오류 검사를 수행하는 단계;

(c) 상기 FCS 오류 검사 수행결과 오류가 있으면, 모든 후처리 과정을 무시하고 현재의 이더넷 프레임은 폐기하고 LLID에 대응되는 레지스터에 현재의 이더넷 프레임을 폐기했다는 정보를 저장하고, 오류가 없으면, 상기 이더넷 프레임에서 DA 필드를 추출하여 추출된 DA가 자신의 어드레스인지 판단하는 단계;

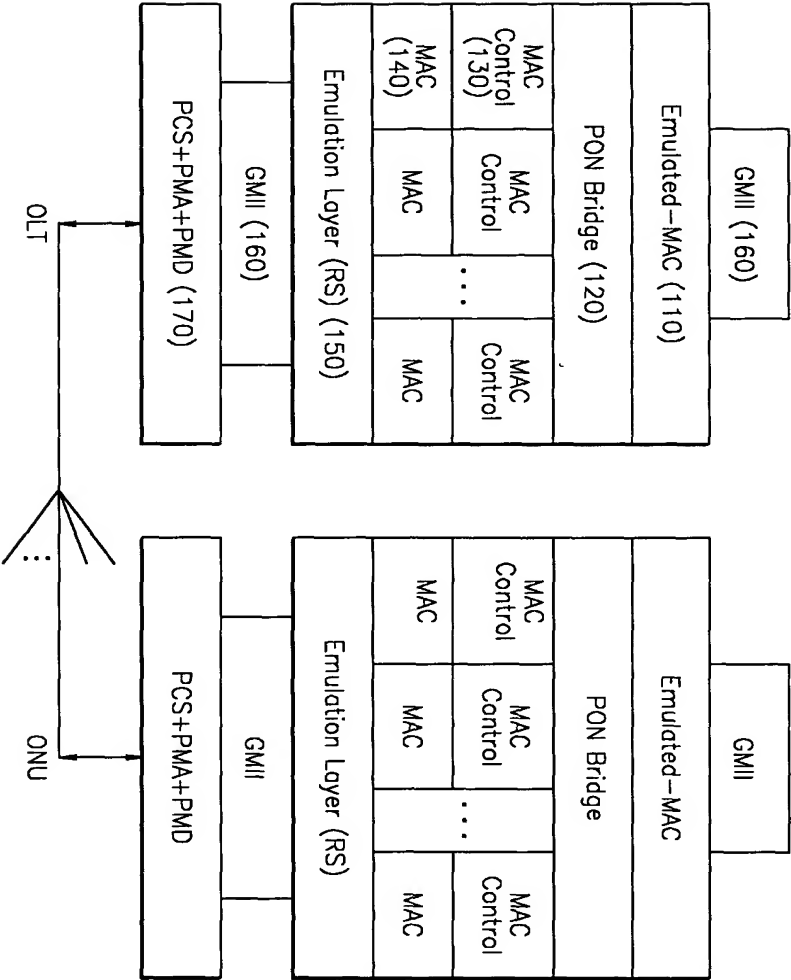
(d) 상기 (c) 단계의 판단결과 자신의 어드레스이면, 상기 이더넷 프레임에서 FCS 값을 제외하고 LLID가 포함되어 있는 이더넷 프레임을 MPCP 기능부로 출력하고, 자신의 어드레스가 아니면 링크에 특정된 어드레스(link specific address)인지 판단하는 단계;

(e) 상기 (d) 단계의 판단결과 링크에 특정된 어드레스이면, 상기 이더넷 프레임에서 FCS 값을 제외하고 LLID가 포함되어 있는 이더넷 프레임을 MPCP 기능부로 출력하고, 그렇지 않으면 브로드캐스팅 어드레스인지 판단하는 단계;

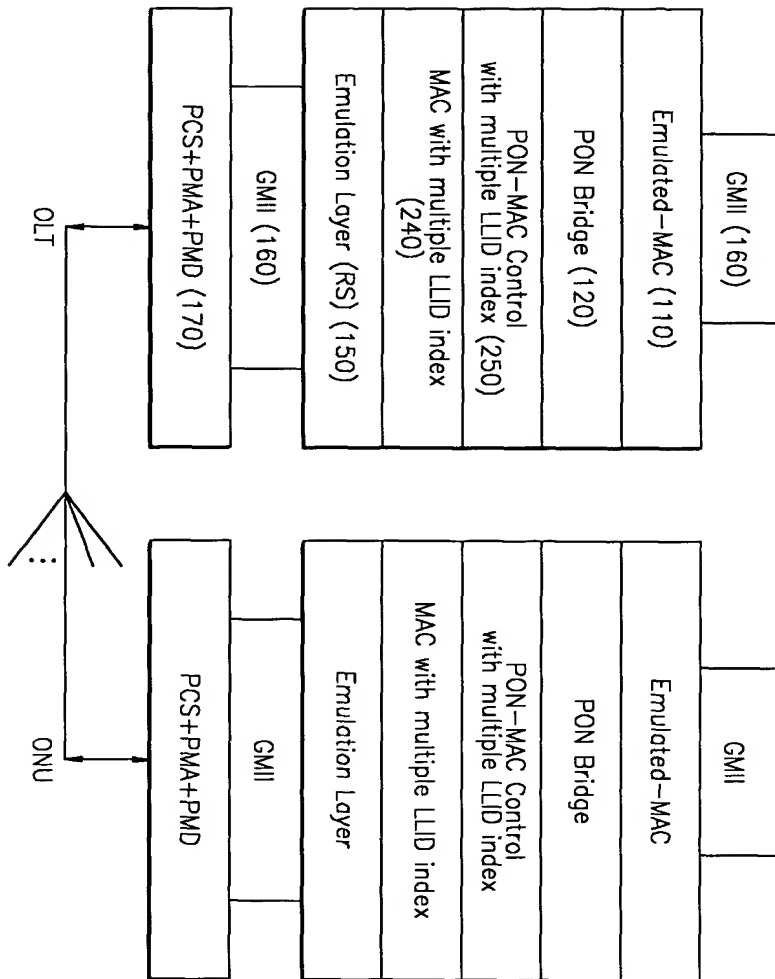
(f) 상기 (e) 단계의 판단결과 브로드캐스팅 어드레스이면 상기 이더넷 프레임에서 FCS 값과 LLID를 모두 포함하여 MPCP 기능부와 PON 브리지로 동시에 출력하고, 그렇지 않으면 FCS 값과 LLID 값을 포함하여 상기 이더넷 프레임을 PON 브리지로 출력하는 단계를 포함하는 것을 특징으로 하는 이더넷 PON의 MAC 부계층에서 상향 데이터를 처리하는 방법.

【도면】

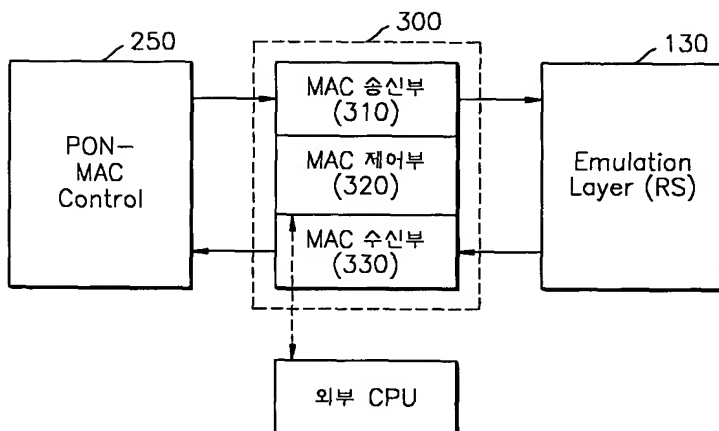
【표 1】



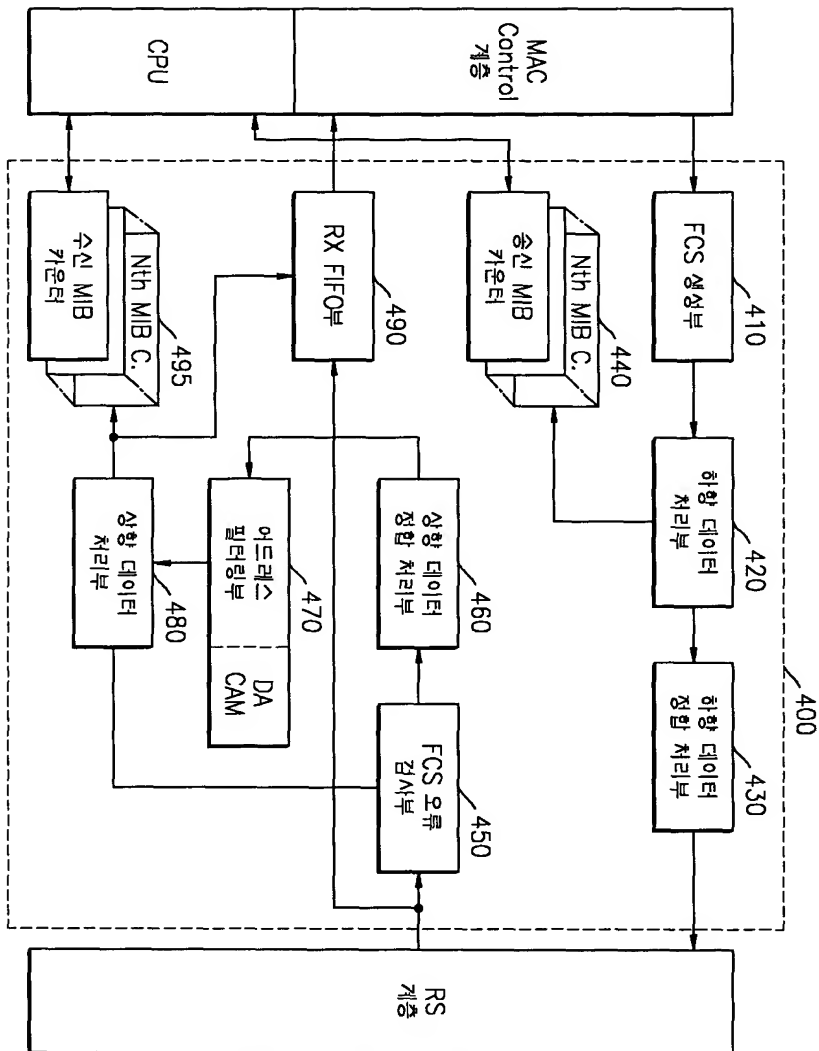
【도 2】



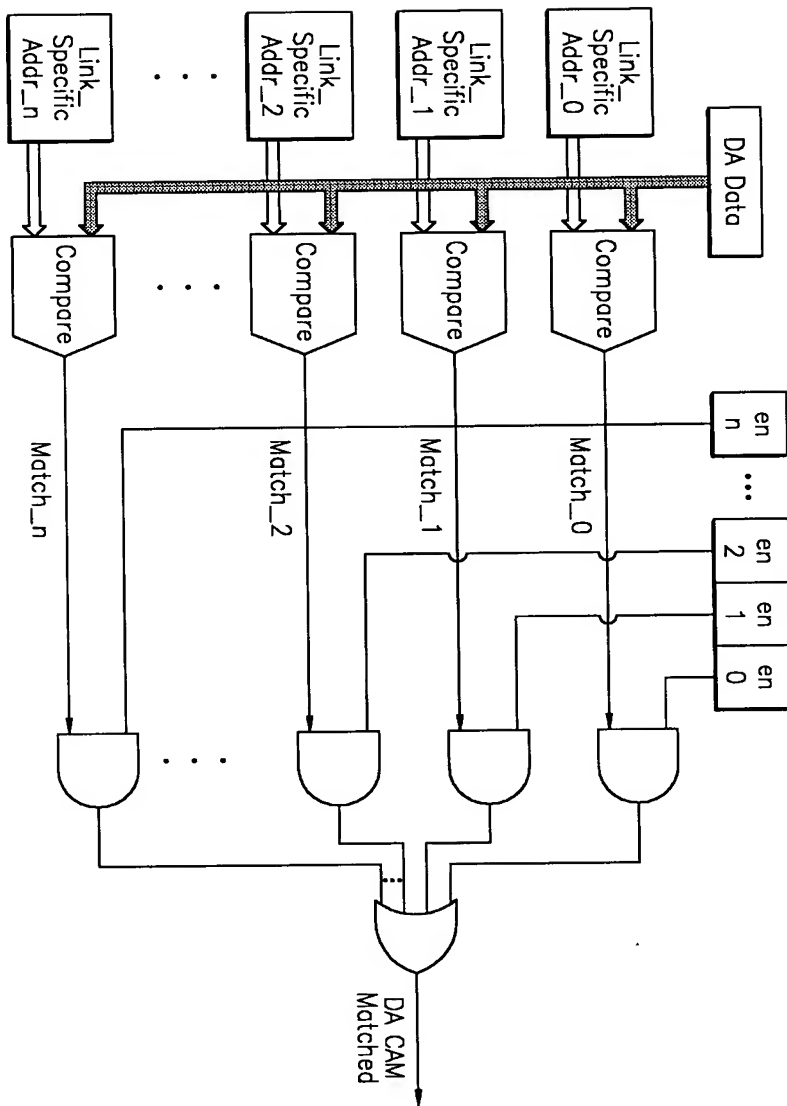
【도 3】



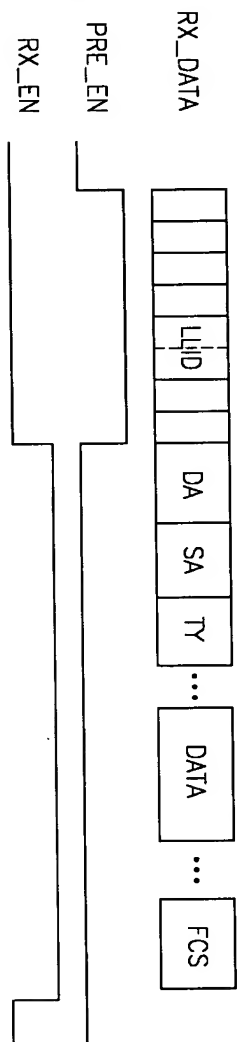
【도 4】



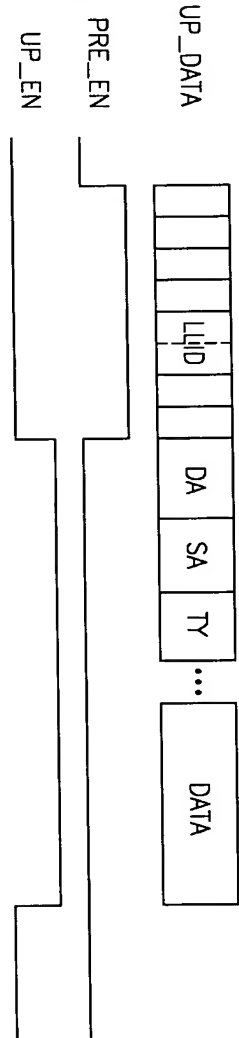
【도 5】



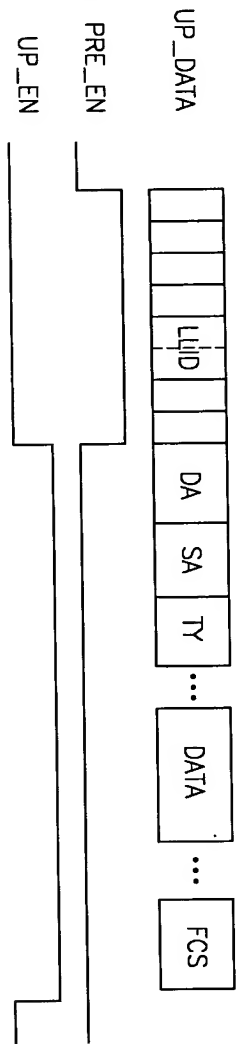
【도 6a】



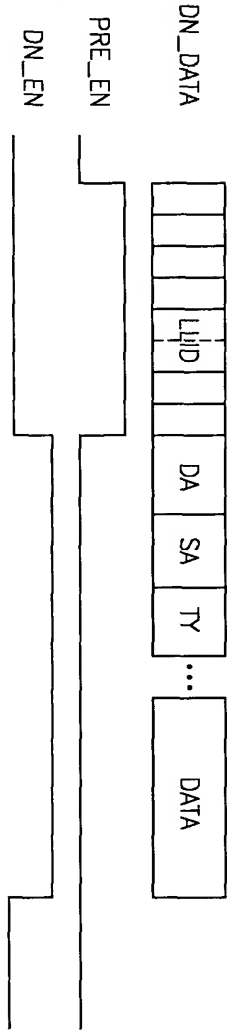
【도 6b】



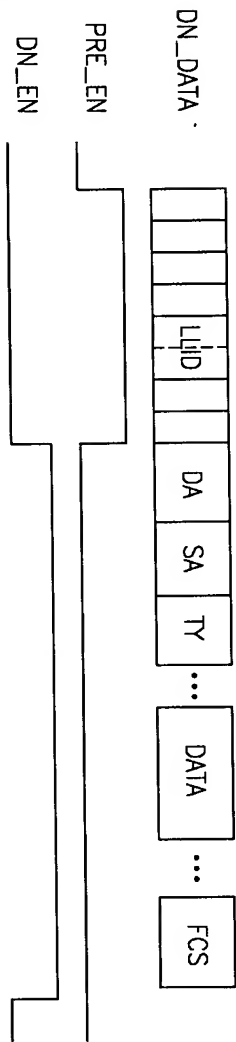
【도 6c】



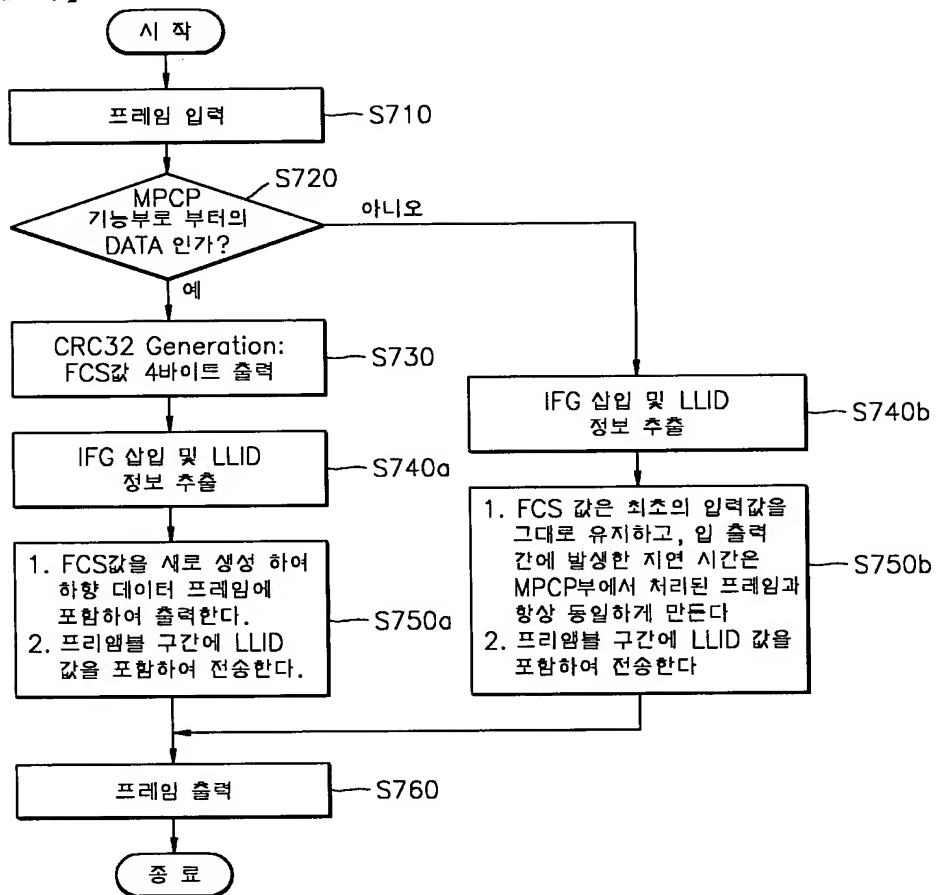
【도 6d】



【도 6e】



【도 7】



【도 8】

